

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-162691

(43)Date of publication of application : 20.06.1997

(51)Int.Cl.

H03H 9/25

H01L 27/04

H01L 21/822

H03H 3/08

H03H 9/145

(21)Application number : 07-325291

(71)Applicant : ROHM CO LTD

(22)Date of filing : 14.12.1995

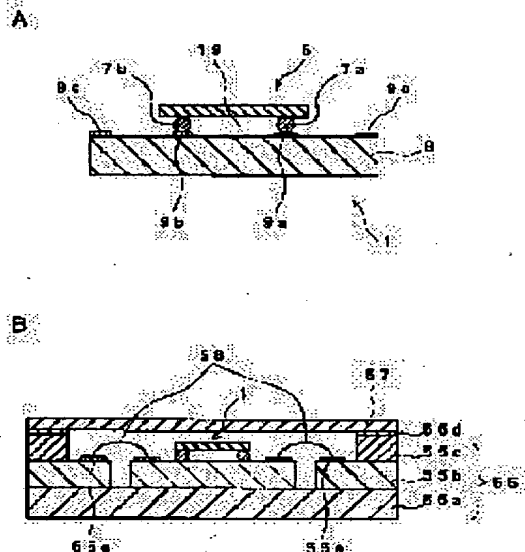
(72)Inventor : TOTANI KAZUYUKI

## (54) DEVICE HAVING SURFACE ACOUSTIC WAVE ELEMENT AND ITS MANUFACTURE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide the surface acoustic wave element to be miniaturized with high reliability.

**SOLUTION:** A SAW chip 5 is mounted above an LSI 9 via bumps 7a, 7b. Input output electrodes and external connection electrodes 9a, 9b are connected electrically by the bumps 7a, 7b. The SAW chip and the LSI 1 once manufactured separately are structured to be a 2-stage stack structure, then miniaturization is attained without the use of a piezoelectric thin film forming technology. Moreover, no bonding wire is required between the SAW chip and the LSI 1 by using the bumps.



## LEGAL STATUS

[Date of request for examination]

21.11.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

**THIS PAGE BLANK (USPT)**

**THIS PAGE BLANK**

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

[JP,09-162691,A]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The semiconductor device which has the surface acoustic element characterized by having the surface acoustic element laid so that space might be formed through the semiconductor device which has an electrode for external connection, and the connection material which connects the I/O electrode of a surface acoustic element, and the aforementioned electrode for external connection between the fields and the aforementioned semiconductor devices with which a surface acoustic wave is transmitted above the aforementioned semiconductor device.

[Claim 2] The manufacture method of a semiconductor device of having the surface acoustic element characterized by laying the aforementioned surface acoustic element so that a bump may be formed in the I/O electrode front face of a surface acoustic element and space may be formed between the fields and the aforementioned semiconductor devices with which a surface acoustic wave is transmitted while the aforementioned bump contacts the electrode for external connection of the semiconductor device above a semiconductor device.

---

[Translation done.]

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the miniaturization especially about the semiconductor device which has a surface acoustic element.

[0002]

[Description of the Prior Art] The SAW (surface acoustic wave) device using the surface acoustic wave is known today. The transversal type SAW filter belonging to this SAW device is explained using drawing 4.

[0003] Input-side electrode 6a and output side electrode 6b are formed in piezo-electric substrate 2 front face. If an electrical signal is given to input-side electrode 6a, the front face of the piezo-electric substrate 2 will be distorted, and a surface acoustic wave 3 will occur. This surface acoustic wave 3 is transmitted to output side electrode 6b. That is, the electrical signal given to input-side electrode 6a can be taken out in output side electrode 6b.

[0004] The amplitude and phase of a wave (surface acoustic wave) which are transmitted in this piezo-electric substrate 2 are determined by the intersection length and pitch of input-side electrode 6a and output side electrode 6b. A filter with the complicated frequency characteristics, such as a band pass filter, can be made by making the configuration of input-side electrode 6a and output side electrode 6b into the shape of a blind, and changing one intersection length [one] and pitch of this blind-like electrode (Inter Digital Transducer: IDT). The surface acoustic element is fit for miniaturization, lightweight-izing, and thin film-ization, and the further multi-functionalization and highly efficient-ization are expected as key devices, such as a mobile personal digital assistant.

[0005] The above-mentioned surface acoustic element (chip) 5 is contained by the package of multilayer ceramic structure, and an SAW filter completes it. An SAW filter is electrically connected with the LSI chip for control which was laid on the printed circuit board and was similarly laid on the printed circuit board.

[0006] However, with such structure, it enlarges as a whole. Moreover, the parasitism inductance / capacitance of a wire arise.

[0007] In order to solve such a problem, a piezo-electric thin film coating technology is used, the laminating of the piezoelectric film is carried out on the passivation film of LSI, and forming a SAW chip by one on LSI is also considered. However, such a method is unreliable, and a process is complicated, and the yield also becomes bad.

[0008] This invention solves the above troubles and aims at reliability offering the semiconductor device which has the high surface acoustic element which can be miniaturized.

[0009]

[Means for Solving the Problem] In the semiconductor device which has the surface acoustic element of a claim 1, it is characterized by having the surface acoustic element laid so that space might be formed through the semiconductor device which has an electrode for external connection, and the connection material which connects the I/O electrode of a surface acoustic element, and the aforementioned electrode for external connection between the fields and the aforementioned semiconductor devices with which a surface acoustic wave is transmitted above the aforementioned semiconductor device.

[0010] In the manufacture method of a semiconductor device of having the surface acoustic element of a claim 2, it is characterized by laying the aforementioned surface acoustic element so that it forms a bump in the I/O electrode front face of a surface acoustic element, and space may be formed between the fields and the aforementioned semiconductor devices with which a surface acoustic wave is transmitted, while the aforementioned bump contacts the electrode for external connection of the semiconductor device above a semiconductor device.

[0011]

[Effect of the Invention] In the semiconductor device which has the surface acoustic element of a claim 1, the aforementioned semiconductor device and the aforementioned surface acoustic element are laid so

that space may be formed through the aforementioned connection material between the fields and the aforementioned semiconductor devices with which a surface acoustic wave is transmitted above the aforementioned semiconductor device. Moreover, the aforementioned I/O electrode and the aforementioned electrode for external connection are electrically connected through the aforementioned connection material. Therefore, wirebonding between the aforementioned surface acoustic element and the aforementioned semiconductor device becomes unnecessary. Moreover, a miniaturization becomes possible as a whole. Thereby, reliability can offer highly the semiconductor device which has the surface acoustic element which can be miniaturized.

[0012] In the manufacture method of a semiconductor device of having the surface acoustic element of a claim 2, a bump is formed in the I/O electrode front face of a surface acoustic element, and while the aforementioned bump contacts the electrode for external connection of the semiconductor device, the aforementioned surface acoustic element is laid above a semiconductor device so that space may be formed between the fields and the aforementioned semiconductor devices with which a surface acoustic wave is transmitted. Therefore, wirebonding between the aforementioned surface acoustic element and the aforementioned semiconductor device becomes unnecessary. Moreover, a miniaturization becomes possible as a whole. Thereby, reliability can offer highly the semiconductor device which has the surface acoustic element which can be miniaturized.

[0013]

[Embodiments of the Invention] The surface acoustic element which starts this invention using a drawing is explained. Drawing 1 is a perspective diagram of LSI1 with a SAW chip which is a semiconductor device which has a surface acoustic element concerning this invention.

[0014] LSI1 with a SAW chip is equipped with the bumps 7a and 7b who are connection material, a surface acoustic element (SAW chip) 5, and LSI9.

[0015] LSI9 is the IF section circuit of cellular-phone \*\*\*\*. The electrode for external connection prepared by carrying out opening of some passivation films is formed in the front face of LSI9. The SAW chip 5 is laid above LSI9 through Bumps 7a and 7b. The SAW chip 5 is held so that this may form space between the fields and LSI9 from which a surface acoustic wave is transmitted. In addition, the I/O electrodes 6a and 6b and the electrodes 9a and 9b for external connection are electrically connected by Bumps 7a and 7b.

[0016] Thus, a miniaturization becomes possible, without using a piezo-electric thin film coating technology by making into two-step pile structure the SAW chip and LSI1 which were once formed separately.

[0017] Moreover, it becomes possible to connect electrically the I/O electrodes 6a and 6b and the electrodes 9a and 9b for external connection, forming space between the SAW chip 5 and the mounting substrate 3 by using a bump. Since the bonding wire between LSI9 and the SAW chip 5 becomes unnecessary by this, the parasitism inductance / capacitance of a wire can be lost. Furthermore, a manufacturing process is simplified.

[0018] Below, the manufacture method of this LSI1 with a SAW chip is explained.

[0019] First, as shown in drawing 2 A, each filter pad section and Bumps 7a and 7b of input-electrode 6a of the SAW chip 5 and output-electrode 6b are formed. In this operation form, Bengbu was formed using screen-stencil.

[0020] Next, LSI9 as shown in drawing 2 B is prepared. As for LSI9, the front face is being worn by the passivation film (not shown). Moreover, opening of a part of this passivation film is carried out, and the electrodes 9a, 9b, and 9c for external connection are formed. Electrode 9a for external connection is an electrode connected with input-electrode 6a of the SAW chip 5, electrode 9b for external connection is an electrode connected with output-electrode 6b of the SAW chip 5, and electrode 9c for external connection is the electrode of a package mentioned later, and an electrode connected.

[0021] The bottom is turned, and field 5a from which a surface acoustic wave is transmitted in the SAW chip 5 shown in drawing 2 A next is laid on LSI9 shown in drawing 2 B so that the electrodes 9a and 9b for external connection may contact Bumps 7a and 7b. Thereby, as shown in drawing 3 A, the SAW chip 5 is laid on LSI9 through Bumps 7a and 7b. Temporary sticking by pressure is carried out, a reflow is carried out after that, and the SAW chip 5 and LSI9 are made to unify in this state.

[0022] Thereby, about the portion from which the surface acoustic wave of the piezo-electric substrate 5 is transmitted, the I/O electrodes 6a and 6b and the electrodes 9a and 9b for external connection are connected electrically, forming space 19 between the piezo-electric substrate 5 and the mounting substrate 3.

[0023] Thus, completed LSI1 with a SAW chip is contained by the package 55 (55a-55c) of multilayer ceramic structure as shown in drawing 3 B. Electrode 9c of electrode 55e and LSI9 of a package 55 is connected with the aluminum wire 58. Opening of a package 55 is closed by the lid 57 by the

electric-welding method which used alloy lid 55d, such as covar. Thus, package processing of LSI with a SAW chip is completed.

[0024] In addition, in this operation form, although the transversal type SAW filter was explained, it is applicable to other surface acoustic elements, such as a resonator type SAW filter.

---

[Translation done.]



\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the perspective diagram of LSI1 with a SAW chip by 1 operation gestalt of this invention.

[Drawing 2] It is drawing showing the manufacturing process of LSI1 with a SAW chip.

[Drawing 3] It is drawing showing the manufacturing process of LSI1 with a SAW chip.

[Drawing 4] It is drawing showing the conventional surface acoustic element 5.

[Description of Notations]

5 ..... Surface acoustic element (SAW chip)

6a ..... Input-side electrode

6b ..... Output side electrode

7a ..... Bump

7b ..... Bump

9 ..... LSI

---

[Translation done.]



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-162691

(43)公開日 平成9年(1997)6月20日

(51)Int.Cl. <sup>9</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 H 9/25		7259-5 J	H 0 3 H 9/25	A
H 0 1 L 27/04		7259-5 J	3/08	
21/822		7259-5 J	9/145	D
H 0 3 H 3/08			H 0 1 L 27/04	A
9/145				

審査請求 未請求 請求項の数2 O L (全 4 頁)

(21)出願番号 特願平7-325291

(22)出願日 平成7年(1995)12月14日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 戸谷 一幸

京都府京都市右京区西院溝崎町21番地 ローム株式会社内

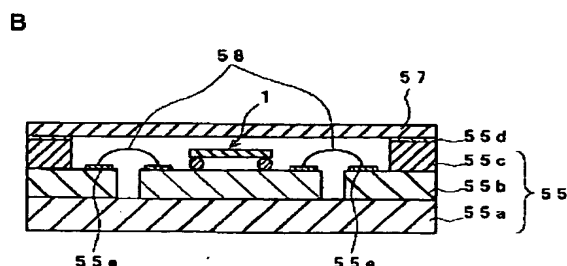
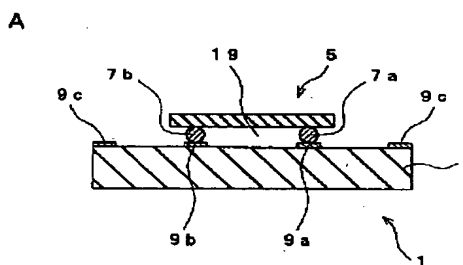
(74)代理人 弁理士 古谷 栄男 (外2名)

(54)【発明の名称】 弾性表面波素子を有する半導体装置およびその製造方法

(57)【要約】

【課題】 信頼性が高く且つ小型化が可能な弾性表面波素子を提供する。

【解決手段】 L S I 9の上方には、パンプ7 a, 7 bを介して、SAWチップ5が載置されている。入出力電極6 a, 6 bと外部接続用電極9 a, 9 bとは、パンプ7 a, 7 bによって、電気的に接続される。一旦別々に形成したSAWチップとL S I 1とを二段重ね構造とすることにより、圧電薄膜形成技術を用いることなく、小型化が可能となる。また、パンプを用いることにより、L S I 9とSAWチップ5間のボンディングワイヤが不要となる。



(2)

## 【特許請求の範囲】

【請求項1】外部接続用電極を有する半導体装置、弾性表面波素子の入出力電極と前記外部接続用電極とを接続する接続部材を介して、前記半導体装置の上方に、弾性表面波が伝わる面と前記半導体装置との間で空間を形成するように載置された弾性表面波素子、を備えたことを特徴とする弾性表面波素子を有する半導体装置。

【請求項2】弾性表面波素子の入出力電極表面にバンプを形成し、半導体装置の上方に、前記バンプがその半導体装置の外部接続用電極と当接するとともに、弾性表面波が伝わる面と前記半導体装置との間で空間を形成するように前記弾性表面波素子を載置したこと、を特徴とする弾性表面波素子を有する半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は弾性表面波素子を有する半導体装置に関するものであり、特に、その小型化に関する。

【0002】

【従来技術およびその課題】今日、弾性表面波を用いたSAW (surface acoustic wave) デバイスが知られている。このSAWデバイスに属するトランスバースル型SAWフィルタについて、図4を用いて説明する。

【0003】圧電基板2表面に入力側電極6aおよび出力側電極6bが形成されている。入力側電極6aに電気信号が与えられると、圧電基板2の表面が歪み、弾性表面波3が発生する。この弾性表面波3は出力側電極6bに伝達される。すなわち、入力側電極6aに与えられた電気信号を、出力側電極6bにて取り出すことができる。

【0004】この圧電基板2を伝わる波（弾性表面波）の振幅と位相は、入力側電極6aおよび出力側電極6bの交差長およびピッチによって決定される。入力側電極6aおよび出力側電極6bの形状をすだれ状とし、このすだれ状電極（Inter Digital Transducer: IDT）の1本1本の交差長およびピッチを変更することによって、バンドパスフィルタなどの複雑な周波数特性を持つフィルタを作ることができる。弾性表面波素子は、小型化、軽量化、薄膜化に向いており、移動体携帯端末等のキーデバイスとして更なる多機能化、高性能化が期待されている。

【0005】上記弾性表面波素子（チップ）5は、多層セラミック構造のパッケージに収納され、SAWフィルタが完成する。SAWフィルタは、プリント基板上に載置され、また、同じくプリント基板上に載置された制御用のLSIチップと電気的に接続される。

【0006】しかしながら、このような構造では、全体

2

として大型化する。また、ワイヤの寄生インダクタンス／キャパシタンスが生ずる。

【0007】このような問題を解決する為に、圧電薄膜形成技術を用いて、LSIのパッシベーション膜の上に圧電膜を積層させて、LSIの上に一体でSAWチップを形成することも考えられる。しかし、このような方法は、信頼性が低く、工程が複雑化し、また歩留りも悪くなる。

【0008】この発明は、上記のような問題点を解決し、信頼性が高く、かつ小型化が可能な弾性表面波素子を有する半導体装置を提供することを目的とする。

【0009】

【課題を解決するための手段】請求項1の弾性表面波素子を有する半導体装置においては、外部接続用電極を有する半導体装置、弾性表面波素子の入出力電極と前記外部接続用電極とを接続する接続部材を介して、前記半導体装置の上方に、弾性表面波が伝わる面と前記半導体装置との間で空間を形成するように載置された弾性表面波素子、を備えたことを特徴とする。

【0010】請求項2の弾性表面波素子を有する半導体装置の製造方法においては、弾性表面波素子の入出力電極表面にバンプを形成し、半導体装置の上方に、前記バンプがその半導体装置の外部接続用電極と当接するとともに、弾性表面波が伝わる面と前記半導体装置との間で空間を形成するように前記弾性表面波素子を載置したことを特徴とする。

【0011】

【発明の効果】請求項1の弾性表面波素子を有する半導体装置においては、前記半導体装置と、前記弾性表面波素子とは、前記接続部材を介して、前記半導体装置の上方に、弾性表面波が伝わる面と前記半導体装置との間で空間を形成するように載置される。また、前記入出力電極と前記外部接続用電極とは、前記接続部材を介して、電気的に接続される。したがって、前記弾性表面波素子と前記半導体装置間のワイヤボンディングが不要となる。また、全体として小型化が可能となる。これにより、信頼性が高く、かつ小型化が可能な弾性表面波素子を有する半導体装置を提供することができる。

【0012】請求項2の弾性表面波素子を有する半導体装置の製造方法においては、弾性表面波素子の入出力電極表面にバンプを形成し、半導体装置の上方に、前記バンプがその半導体装置の外部接続用電極と当接するとともに、弾性表面波が伝わる面と前記半導体装置との間で空間を形成するように前記弾性表面波素子を載置する。したがって、前記弾性表面波素子と前記半導体装置間のワイヤボンディングが不要となる。また、全体として小型化が可能となる。これにより、信頼性が高く、かつ小型化が可能な弾性表面波素子を有する半導体装置を提供することができる。

【0013】

(3)

3

【発明の実施の形態】図面を用いて本発明にかかる弾性表面波素子について、説明する。図1は、本発明にかかる弾性表面波素子を有する半導体装置であるSAWチップ付きLSI1の斜視図である。

【0014】SAWチップ付きLSI1は、接続部材であるパンプ7a、7b、弾性表面波素子（SAWチップ）5、およびLSI9を備えている。

【0015】LSI9は、携帯電話子器のIF部回路である。LSI9の表面には、パッシベーション膜の一部を開口して設けられた外部接続用電極が形成されている。LSI9の上方には、パンプ7a、7bを介して、SAWチップ5が載置されている。これにより、弾性表面波が伝わる面とLSI9との間で空間を形成するように、SAWチップ5が保持される。なお、入出力電極6a、6bと外部接続用電極9a、9bとは、パンプ7a、7bによって、電気的に接続される。

【0016】このように、一旦別々に形成したSAWチップとLSI1とを二段重ね構造とすることにより、圧電薄膜形成技術を用いることなく、小型化が可能となる。

【0017】また、パンプを用いることにより、SAWチップ5とマウント基板3との間に空間を形成しつつ、入出力電極6a、6bと外部接続用電極9a、9bを電気的に接続することが可能となる。これにより、LSI9とSAWチップ5間のボンディングワイヤが不要となるので、ワイヤの寄生インダクタンス/キャパシタンスをなくすことができる。さらに、製造工程が簡略化される。

【0018】つぎに、かかるSAWチップ付きLSI1の製造方法について説明する。

【0019】まず、図2Aに示すように、SAWチップ5の入力電極6aおよび出力電極6bの各フィルタパッド部および、パンプ7a、7bを形成する。本実施形態においてはスクリーン印刷を用いて、パンプを形成した。

【0020】つぎに、図2Bに示すようなLSI9を準備する。LSI9は、表面がパッシベーション膜で覆われている（図示せず）。また、このパッシベーション膜の一部を開口して外部接続用電極9a、9b、9cが形成されている。外部接続用電極9aはSAWチップ5の入力電極6aと接続される電極であり、外部接続用電極9bはSAWチップ5の出力電極6bと接続される電極

4

であり、外部接続用電極9cは後述するパッケージの電極と接続される電極である。

【0021】つぎに、図2Aに示すSAWチップ5を、弾性表面波が伝わる面5aを下を向けて、パンプ7a、7bと外部接続用電極9a、9bが当接するように、図2Bに示すLSI9の上に載置する。これにより、図3Aに示す様に、SAWチップ5が、パンプ7a、7bを介して、LSI9の上に載置される。この状態で、仮圧着し、その後リフローさせて、SAWチップ5とLSI9を一体化させる。

【0022】これにより、圧電基板5の弾性表面波が伝わる部分については、圧電基板5とマウント基板3との間に空間19を形成しつつ、入出力電極6a、6bと外部接続用電極9a、9bが電気的に接続される。

【0023】このようにして、完成したSAWチップ付きLSI1は、図3Bに示す様に、多層セラミック構造のパッケージ55（55a～55c）に収納される。パッケージ55の電極55eとLSI9の電極9cが、アルミワイヤ58で接続される。パッケージ55の開口部は、コパール等の合金リッド55dを用いた電気溶接法により、蓋57により封止される。このようにして、SAWチップ付きLSIのパッケージ処理が完成する。

【0024】なお、本実施形態においては、トランスバーサル型SAWフィルタについて、説明したが、共振子型SAWフィルタ等の他の弾性表面波素子にも適用することができる。

#### 【図面の簡単な説明】

【図1】この発明の一実施形態によるSAWチップ付きLSI1の斜視図である。

【図2】SAWチップ付きLSI1の製造工程を示す図である。

【図3】SAWチップ付きLSI1の製造工程を示す図である。

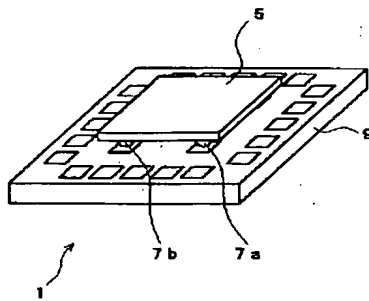
【図4】従来の弾性表面波素子5を示す図である。

#### 【符号の説明】

5・・・弾性表面波素子（SAWチップ）  
6a・・・入力側電極  
6b・・・出力側電極  
7a・・・パンプ  
7b・・・パンプ  
9・・・LSI

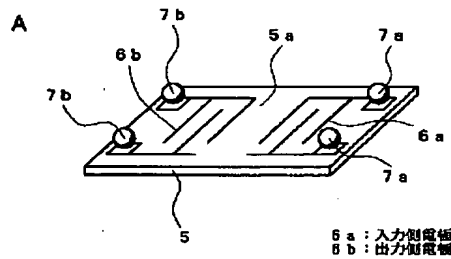
(4)

【図1】

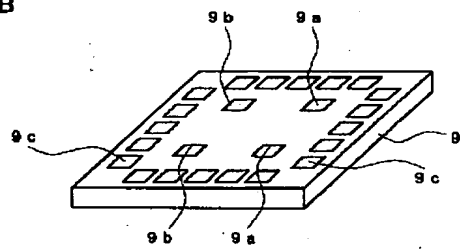


1: SAWチップ付LSI  
5: SAWチップ  
7a, 7b: パンプ  
9: LSI

【図2】

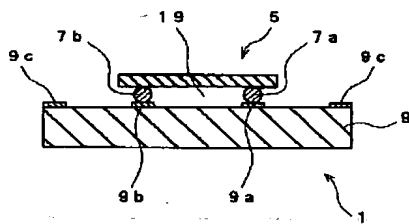


B

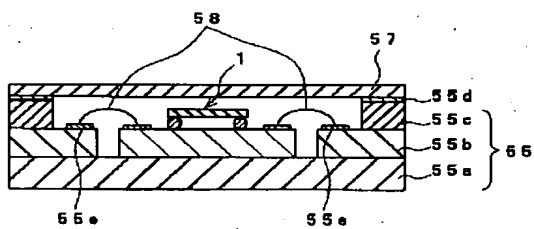


【図3】

A



B



【図4】

